

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-5173

(P2003-5173A)

(43)公開日 平成15年1月8日(2003.1.8)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
G 0 2 F 1/1335	5 2 0	G 0 2 F 1/1335	5 2 0 2 H 0 9 1
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
	3 4 9		3 4 9 D
9/35		9/35	

審査請求 未請求 請求項の数9 O L (全 16 頁)

(21)出願番号 特願2001-190293(P2001-190293)

(22)出願日 平成13年6月22日(2001.6.22)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 菊地 哲慈

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 100095728

弁理士 上柳 雅登 (外1名)

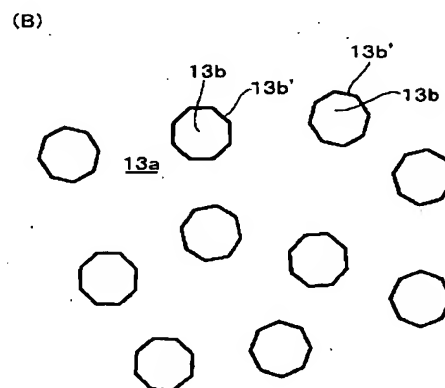
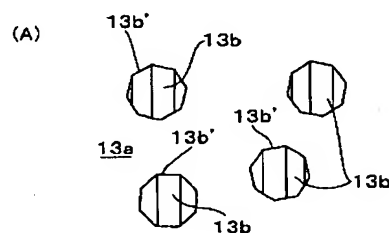
最終頁に続く

(54)【発明の名称】 電気光学装置および電子機器

(57)【要約】

【課題】 フォトリソグラフィ技術を用いて形成した凹凸によって反射光に散乱性を付与するにあたって散乱特性の方向依存性を解消することにより、品位の高い画像を表示可能な電気光学装置、およびそれを用いた電子機器を提供すること。

【解決手段】 反射型あるいは半透過・半反射型の電気光学装置のTFTアレ基板を製造する際、感光性樹脂を露光、現像して、孔13b(凹凸)を備えた凹凸形成層13aを形成した後、凹凸形状を滑らかにするための中間膜、光反射膜を形成する。この際、凹凸形成層13aの孔13bについては、多角形の平面形状とし、かつ、各々の辺13b'がランダムな方向に向いたパターンとする。



(2)

【特許請求の範囲】

【請求項1】 電気光学物質を保持する基板の表面側に、突起あるいは孔からなる複数の凹凸を形成する凹凸形成層と、該凹凸形成層の上層側で当該凹凸形成層と平面的に重なる領域に形成された光反射膜とを有し、該光反射膜の表面には前記凹凸形成層の複数の凹凸によって光散乱用の凹凸パターンが形成されてなる電気光学装置において、

前記凹凸形成層の複数の凹凸は各々、略多角形の平面形状を有するとともに、当該多角形を構成する辺をランダムな方向に向けていることを特徴とする電気光学装置。

【請求項2】 請求項1において、前記凹凸形成層は、感光性樹脂層からなることを特徴とする電気光学装置。

【請求項3】 請求項1または2において、前記凹凸形成層の表面には、前記凹凸パターンの凹凸形状を滑らかにするための中間膜が形成され、該中間膜の表面に前記反射膜が形成されていることを特徴とする電気光学装置。

【請求項4】 請求項1または2において、前記凹凸形成層は、前記凹凸の縁が滑らかな形状になっていることを特徴とする電気光学装置。

【請求項5】 請求項1ないし4のいずれかにおいて、前記凹凸形成層の複数の凹凸は各々、同一の平面形状を備えていることを特徴とする電気光学装置。

【請求項6】 請求項5において、前記凹凸形成層の複数の凹凸は各々、同一形状の多角形を辺の向きがずれるように回転させた平面形状を有していることを特徴とする電気光学装置。

【請求項7】 請求項1ないし6のいずれかにおいて、前記凹凸形成層の複数の凹凸は、略正六角形ないし略正八角形の平面形状を備えていることを特徴とする電気光学装置。

【請求項8】 請求項1ないし7のいずれかにおいて、前記基板を第1の基板とし、該第1の基板に対して第2の基板を対向配置させて当該基板間に前記電気光学物質としての液晶を保持してなることを特徴とする電気光学装置。

【請求項9】 請求項1ないし8のいずれかに規定する電気光学装置を表示部として備えてなることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、基板に電気光学物質が保持された電気光学装置、およびそれを用いた電子機器に関するものである。さらに詳しくは、電気光学装置に用いた基板に光散乱性の反射面を形成するための凹凸形成技術に関するものである。

【0002】

【従来の技術】液晶装置などの電気光学装置は、各種機器の直視型の表示装置として用いられている。このよう

2

な電気光学装置のうち、例えば、アクティブマトリクス型の液晶装置では、図18に示すように、対向配置されたTFTアレイ基板10と対向基板20とがシール材

(図示せず)で貼り合わされているとともに、基板間でシール材で区画された領域内に電気光学物質としての液晶50が保持されている。

【0003】また、反射型あるいは半透過・半反射型の液晶装置では、TFTアレイ基板10の表面に、対向基板20の側から入射してきた外光を対向基板20の方に向けて反射するための光反射膜8aが透明な画素電極9aの下層側に形成されており、対向基板20側から入射した光をTFTアレイ基板10側で反射し、対向基板10側から出射された光によって画像を表示する。

【0004】このような反射モードでの画像表示を行う液晶装置において、光反射膜8aで反射された光の方向性が強いと、画像をみる角度で明るさが異なるなどの視野角依存性が顕著に出てくる。そこで、従来は、第2層間絶縁膜5(表面保護膜)の表面に、アクリル樹脂などの有機系樹脂からなる感光性樹脂を厚めに塗布した後、この感光性樹脂をフォトリソグラフィ技術によりパターニングして光反射膜8aの下層側に、孔13b(あるいは突起)からなる複数の凹凸を備えた凹凸形成層13aを形成することにより、その上層側に形成される光反射膜8aの表面に光散乱用の凹凸パターン8gを形成している。また、凹凸形成層13aの上層側にポリシラザンや有機系樹脂などといった流動性材料を塗布して中間膜7aを形成し、凹凸形成層13aのエッジなどが凹凸パターン8gに出ないようにするか、あるいは中間膜は形成せず、凹凸形成層13aを形成した後、ベーク工程によって、凹凸形成層13aの形状をある程度、滑らかにしている。

【0005】このような製造方法において、凹凸形成層13aの凹凸(孔13b)の平面形状については角のない円形状あるいは楕円形状とすることが望ましいが、このような露光マスクを作成するにはマスクデータが膨大になってしまう。そこで、ネガタイプの感光性樹脂を用いて凹凸形成層13aを形成する場合には、多角形の透光部分が多数、形成された露光マスクを作成し、この露光マスクを用いて感光性樹脂を露光、現像して、図19(A)、(B)に示すように、平面形状が多角形の複数の孔13bからなる凹凸を備えた凹凸形成層13aを形成している。ここで、複数の孔13bは各々、多角形を構成する辺13b'を同一方向に向けた平面形状を有している。

【0006】

【発明が解決しようとする課題】しかしながら、従来のように、複数の孔13bの各々において、多角形を構成する辺13b'が同一方向に向いている場合には、以下に理由を説明するように、光散乱特性に方向依存性が発生するという問題点がある。

50

(3)

3

【0007】すなわち、図20(A)に示すように、凹凸形成層13aに形成されている多角形の孔13bを、対向する辺13b'に直交するX-X'方向で切断したときの光反射膜8aのX-X'断面では、寸法Aが短い分、側面の傾斜が急峻であるのに対して、対向する角同士を結ぶY-Y'方向で切断したときの光反射膜8aのY-Y'断面では、寸法Bが長い分、側面の傾斜がなだらかなり、側面の傾斜がなだらかな方が正反射成分が強い。しかるに従来の凹凸パターン8aでは、各々の孔13bにおいて、多角形を構成する辺13b'が同一方向に向いているため、側面の傾斜が急峻な方向と、側面の傾斜がなだらかな方向とが揃っている。それ故、図20(B)に実線L1で示すように、基板に対して垂直な方向(0°)からX-X'方向に傾いたときには散乱反射強度の低下が緩やかであるが、図20(B)に点線L2で示すように、Y-Y'方向に傾いたときには散乱反射強度の低下が急峻であるため、散乱特性に方向依存性が発生するのである。

【0008】以上の問題点を鑑みて、本発明の課題は、フォトリソグラフィ技術を用いて形成した凹凸によって反射光に散乱性を付与するにあたって散乱特性の方向依存性を解消することにより、品位の高い画像を表示可能な電気光学装置、およびそれを用いた電子機器を提供することにある。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明では、電気光学物質を保持する基板の表面側に、突起あるいは孔からなる複数の凹凸を形成する凹凸形成層と、該凹凸形成層の上層側に当該凹凸形成層と平面的に重なる領域に形成された光反射膜とを有し、該光反射膜の表面には前記凹凸形成層の複数の凹凸によって光散乱用の凹凸パターンが形成されてなる電気光学装置において、前記凹凸形成層の複数の凹凸は各々、略多角形の平面形状を有するとともに、当該多角形を構成する辺をランダムな方向に向けていることを特徴とする。

【0010】本発明では、フォトリソグラフィ技術によって平面が多角形の突起あるいは孔からなる複数の凹凸を備えた凹凸形成層を形成し、この凹凸形成層によって光反射膜の表面に光散乱用の凹凸パターンを形成するが、凹凸形成層の凹凸は各々、多角形を構成する辺をランダムな方向に向けた平面形状を有している。このため、凹凸形成層の凹凸を異なる2方向で切断したときの光反射膜の断面において、側面の傾斜に差があって凹凸の1つ1つでは光散乱特性に方向依存性があるとしても、凹凸パターン全体から見ると、凹凸毎の方向依存性が相殺される。それ故、本発明を適用した電気光学装置では、散乱特性に方向依存性がないため、品位の高い表示を行うことができる。

【0011】本発明において、前記凹凸形成層は、例えば感光性樹脂層から構成される。このように構成する

4

と、レジストマスクで他の層をパターンニングして凹凸形成層を形成する場合と違って、基板の表面側に塗布した感光性樹脂を直接、フォトリソグラフィ工程で露光、現像するだけで、凹凸形成層を形成できる。

【0012】本発明において、凹凸形成層のエッジなどが凹凸パターンに出ないようにするには、凹凸形成層の上層側にポリシラザンや有機系樹脂などといった流動性材料を塗布して中間膜を形成し、その表面に光反射膜を形成するか、あるいは、凹凸形成層を形成した後、ベーク工程によって凹凸形成層の縁を滑らかな形状とする。

【0013】本発明において、前記凹凸形成層の複数の凹凸は各々、同一の平面形状を備えていることが好ましい。このように構成した場合、露光マスクを形成する際には、凹凸形成層に凹凸を形成するための透光部分あるいは遮光部分をそのまま複写するだけでよいので、透光部分あるいは遮光部分を多数、備えた露光マスクを効率よく作成することができる。

【0014】本発明において、前記凹凸形成層の複数の凹凸は各々、同一形状の多角形を辺の向きがずれるように回転させた平面形状を有していることが好ましい。このように構成すると、凹凸形成層に凹凸を形成するための透光部分あるいは遮光部分をそのまま角度をずらしていくだけで透光部分あるいは遮光部分の辺がランダムな方向に向けた露光マスクを容易に作成することができる。

【0015】本発明において、前記凹凸形成層の複数の凹凸は、例えば、略正六角形ないし略正八角形の平面形状を備えている。

【0016】本発明において、前記電気光学物質は、例えば、液晶である。この場合、前記透明基板を第1の透明基板とし、該第1の透明基板に対して第2の透明基板を対向配置させて当該基板間に前記電気光学物質としての液晶を保持させる。

【0017】本発明を適用した電気光学装置は、携帯電話機、モバイルコンピュータなどといった電子機器の表示装置として用いることができる。

【0018】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0019】(電気光学装置の基本的な構成)図1は、本発明を適用した電気光学装置を各構成要素とともに対向基板の側から見た平面図であり、図2は、図1のH-H'断面図である。図3は、電気光学装置の画像表示領域においてマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。なお、本形態の説明に用いた各図では、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0020】図1および図2において、本形態の電気光学装置100(液晶装置)は、TFTアレイ基板10

50

(4)

5

(第1の基板)と対向基板20(第2の基板)とがシール材52によって貼り合わされ、このシール材52によって区画された領域(液晶封入領域)内には、電気光学物質としての液晶50が挟持されている。シール材52の形成領域の内側領域には、遮光性材料からなる周辺見切り53が形成されている。シール材52の外側の領域には、データ線駆動回路101、および実装端子102がTFTアレ基板10の一辺に沿って形成されており、この一辺に隣接する2辺に沿って走査線駆動回路104が形成されている。TFTアレ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104の間をつなぐための複数の配線105が設けられており、更に、周辺見切り53の下などを利用して、ブリッジ回路や検査回路が設けられることもある。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレ基板10と対向基板20との間で電氣的導通をとるための基板間導通材106が形成されている。

【0021】なお、データ線駆動回路101および走査線駆動回路104をTFTアレ基板10の上に形成する代わりに、たとえば、駆動用LSIが実装されたTAB(テープオートメテッド、ボンディング)基板をTFTアレ基板10の周辺部に形成された端子群に対して異方性導電膜を介して電氣的および機械的に接続するようにしてもよい。なお、電気光学装置100では、使用する液晶50の種類、すなわち、TN(ツイステッドネマティック)モード、STN(スーパーTN)モード等々の動作モードや、ノーマリホワイトモード/ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置されるが、ここでは図示を省略してある。

【0022】また、電気光学装置100をカラー表示用として構成する場合には、対向基板20において、TFTアレ基板10の各画素電極(後述する)に対向する領域にRGBのカラーフィルタをその保護膜とともに形成する。

【0023】このような構造を有する電気光学装置100の画像表示領域においては、図3に示すように、複数の画素100aがマトリクス状に構成されているとともに、これらの画素100aの各々には、画素電極9a、およびこの画素電極9aを駆動するための画素スイッチング用のTFT30が形成されており、画素信号S1、S2・・・Snを供給するデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画素信号S1、S2・・・Snは、この順に線順次で供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。また、TFT30のゲートには走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2・・・Gmをこの順

6

に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのオン状態とすることにより、データ線6aから供給される画素信号S1、S2・・・Snを各画素に所定のタイミングで書き込む。このようにして画素電極9aを介して液晶に書き込まれた所定レベルの画素信号S1、S2、・・・Snは、図2に示す対向基板20の対向電極21との間で一定期間保持される。

【0024】ここで、液晶50は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリホワイトモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通過する光量が低下し、ノーマリブラックモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通過する光量が増大していく。その結果、全体として電気光学装置100からは画素信号S1、S2、・・・Snに応じたコントラストを持つ光が出射される。

【0025】なお、保持された画素信号S1、S2、・・・Snがリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量60を付加することがある。例えば、画素電極9aの電圧は、ソース電圧が印加された時間よりも3桁も長い時間だけ蓄積容量60により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い電気光学装置100が実現できる。なお、蓄積容量60を形成する方法としては、図3に例示するように、蓄積容量60を形成するための配線である容量線3bとの間に形成する場合、あるいは前段の走査線3aとの間に形成する場合もいずれであってもよい。

【0026】(TFTアレ基板の構成)図4は、本形態の電気光学装置に用いたTFTアレ基板の相隣接する複数の画素群の平面図である。図5は、電気光学装置の画素の一部を図4のA-A'線に相当する位置で切断したときの断面図である。

【0027】図4において、TFTアレ基板10上には、複数の透明なITO(Indium Tin Oxide)膜からなる画素電極9aがマトリクス状に形成されており、これら各画素電極9aに対して画素スイッチング用のTFT30がそれぞれ接続している。また、画素電極9aの縦横の境界に沿って、データ線6a、走査線3a、および容量線3bが形成され、TFT30は、データ線6aおよび走査線3aに対して接続している。すなわち、データ線6aは、コンタクトホールを介してTFT30の高濃度ソース領域1dに電氣的に接続し、画素電極9aは、コンタクトホールを介してTFT30の高濃度ドレイン領域1eに電氣的に接続している。また、TFT30のチャネル領域1a'に対向するように走査線3aが延びている。なお、蓄積容量60(蓄積

(5)

7

容量素子)は、画素スイッチング用のTFT30を形成するための半導体膜1の延設部分1fを導電化したものを下電極とし、この下電極41に、走査線3bと同層の容量線3bが上電極として重なった構造になっている。

【0028】このように構成した各画素100aにおいては、画素電極9aが形成されている領域のうち、一点鎖線8'で囲まれた領域は、透過モードで表示を行う透過領域であり、後述する凹凸形成層および光反射膜が形成されておらず、その他の領域は、後述する凹凸形成層および光反射膜を備えた反射領域であり、ここでは反射モードで表示を行う。

【0029】この反射領域のA-A'線における断面は、図5に示すように、TFTアレイ基板10の基体たる透明な基板10'の表面に、厚さが300nm~500nmのシリコン酸化膜(絶縁膜)からなる下地保護膜11が形成され、この下地保護膜11の表面には、厚さが50nm~100nmの島状の半導体膜1aが形成されている。半導体膜1aの表面には、厚さが約50~150nmのシリコン酸化膜からなるゲート絶縁膜2aが形成され、このゲート絶縁膜2aの表面に、厚さが300nm~800nmの走査線3aがゲート電極として通っている。半導体膜1aのうち、走査線3aに対してゲート絶縁膜2aを介して対峙する領域がチャネル領域1a'になっている。このチャネル領域1a'に対して一方側には、低濃度ソース領域1bおよび高濃度ソース領域1dを備えるソース領域が形成され、他方側には低濃度ドレイン領域1cおよび高濃度ドレイン領域1eを備えるドレイン領域が形成されている。

【0030】画素スイッチング用のTFT30の表面側には、厚さが300nm~800nmのシリコン酸化膜からなる第1層間絶縁膜4、および厚さが100nm~300nmのシリコン窒化膜からなる第2層間絶縁膜5(表面保護膜)が形成されている。第1層間絶縁膜4の表面には、厚さが300nm~800nmのデータ線6aが形成され、このデータ線6aは、第1層間絶縁膜4に形成されたコンタクトホールを介して高濃度ソース領域1dに電気的に接続している。第1層間絶縁膜4の表面にはデータ線6aと同時形成されたドレイン電極6bが形成され、このドレイン電極6bは、第1層間絶縁膜4に形成されたコンタクトホールを介して高濃度ドレイン領域1eに電気的に接続している。

【0031】第2層間絶縁膜5の上層には、後述するように、有機系樹脂などの感光性樹脂からなる凹凸形成層13aおよび中間膜7aがこの順に形成され、この中間膜7aの表面には、アルミニウム膜などからなる光反射膜8aが形成されている。

【0032】光反射膜8aの上層には、ITO膜からなる透明な画素電極9aが形成されている。画素電極9aは、光反射膜8aの表面に直接、積層され、画素電極9aと光反射膜8aとは電気的に接続されている。また、

8

画素電極9aは、中間膜7aおよび第2層間絶縁膜5に形成されたコンタクトホールを介してドレイン電極6bに電気的に接続している。

【0033】画素電極9aの表面側にはポリイミド膜からなる配向膜12が形成されている。この配向膜12は、ポリイミド膜に対してラビング処理が施された膜である。

【0034】また、高濃度ドレイン領域1eからの延設部分1f(下電極)に対しては、ゲート絶縁膜2aと同時形成された絶縁膜(誘電体膜)を介して、走査線3aと同層の容量線3bが上電極として対向することにより、蓄積容量60が構成されている。

【0035】なお、TFT30は、好ましくは上述のようにLDD構造をもつが、低濃度ソース領域1b、および低濃度ドレイン領域1cに相当する領域に不純物イオンの打ち込みを行わないオフセット構造を有していてもよい。また、TFT30は、ゲート電極(走査線3aの一部)をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度のソースおよびドレイン領域を形成したセルフアライン型のTFTであってよい。

【0036】また、本形態では、TFT30のゲート電極(走査線3a)をソースドレイン領域の間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート(ダブルゲート)、あるいはトリプルゲート以上でTFT30を構成すれば、チャネルとソースドレイン領域の接合部でのリーク電流を防止でき、オフ時の電流を低減することが出来る。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、さらにオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0037】(凹凸パターンの構成)図6(A)、(B)は、本形態の電気光学装置100に用いたTFTアレイ基板10に形成した凹凸形成層の表面を模式的に示す斜視図、およびその平面図である。

【0038】図4および図5において、TFTアレイ基板10では、各画素100aの反射領域には、光反射膜8aの表面のうち、TFT30の形成領域から外れた領域(光反射膜形成領域)には、凸部8bおよび凹部8cを備えた凹凸パターン8gが形成されている。

【0039】このような凹凸パターン8gを構成するにあたって、本形態のTFTアレイ基板10では、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域には、有機系の感光性樹脂からなる凹凸形成層13aが第2層間絶縁膜5の表面に厚めに形成され、この凹凸形成層13aの上層には、ポリシラザンや有機系樹脂などといった流動性材料から形成された絶縁膜からなる中間膜7aが積層されている。

【0040】凹凸形成層13aには、図6(A)、

(6)

9

(B)に示すように、多数の孔13bからなる凹凸が形成されている。このため、図5に示すように、反射膜8aの表面には、凹凸形成層13aの凹凸(孔13b)に対応する凹凸パターン8gが形成され、この凹凸パターン8gでは、中間膜7aによって、凹凸形成層13aのエッジなどが出ないようにしている。なお、中間膜7aを形成せずに、凹凸形成層13aを形成した後、ベーク工程を行うことにより、凹凸形成層13aの凹凸(孔13b)の縁を滑らかにすることもある。

【0041】ここで、凹凸形成層13aの孔13bはいずれも、図6(A)、(B)に示すように、略正八角形などといった略多角形の平面形状を有しているが、この平面形状において、孔13bは各々、辺13b'をランダムな方向に向けている。すなわち、凹凸形成層13aの複数の凹凸(孔13b)は各々、同一の平面形状を備えているが、複数の孔13bは各々、同一形状の多角形を辺13b'の向きがずれるように回転させた平面形状を有している。

【0042】(対向基板の構成)図5において、対向基板20では、TFTアレイ基板10に形成されている画素電極9aの縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜23が形成され、その上層側には、ITO膜からなる対向電極21が形成されている。また、対向電極21の上層側には、ポリイミド膜からなる配向膜22が形成され、この配向膜22は、ポリイミド膜に対してラビング処理が施された膜である。

【0043】(本形態の電気光学装置の作用)このように構成した電気光学装置100では、画素電極9aの下層側にアルミニウム膜などからなる光反射膜8aが形成されている。このため、対向基板20側から入射した光をTFTアレイ基板10側で反射し、対向基板20側から出射することができるので、この間に液晶50によって各画素100a毎で光変調を行えば、外光を利用して所望の画像を表示することができる(反射モード)。

【0044】また、電気光学装置100においては、図4で一点鎖線8'で囲んだ領域を避けるように光反射膜8aが形成されているため、半透過・半反射型の液晶装置としても機能する。すなわち、TFTアレイ基板10の側に配置されたバックライト装置(図示せず)から出射された光は、TFTアレイ基板10の側に入射した後、各画素100aにおいて画素電極9aが形成されている領域のうち、光反射膜8aが形成されていない透過領域を介して対向基板20側に透過する。このため、液晶50によって各画素100a毎で光変調を行えば、バックライト装置から出射された光を利用して所望の画像を表示することができる(透過モード)。

【0045】また、本形態では、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域に凹凸形成層13aを形成し、この凹凸形成層13aの孔13bに

10

対応する凹凸を利用して、光反射膜8aの表面に光散乱用の凹凸パターン8gを形成している。また、凹凸パターン8gでは、中間膜7aによって、凹凸形成層13aのエッジなどが出ないようにしている。従って、反射モードで画像を表示したとき、散乱反射光で画像を表示するため、視野角依存性が小さい。

【0046】さらに、凹凸形成層13aの孔13bはいずれも、図6(A)、(B)を参照して説明したように、略正八角形などといった略多角形の平面形状を有しているが、この平面形状において、孔13bは各々、辺13b'をランダムな方向に向けている。このため、図20(A)、(B)を参照して説明したように、凹凸形成層13aに形成されている多角形の孔13bを、対向する辺13b'に直交するX-X'方向で切断したときの光反射膜8aのX-X'断面と、対向する角同士を結ぶY-Y'方向で切断したときの光反射膜8aのY-Y'断面との間で側面の傾斜が異なり、側面の傾斜がなだらかな方が正反射成分が強いため、孔13bに対応する凹凸の1つ1つでは光散乱に方向依存性があったとしても、凹凸パターン8g全体からみると、各凹凸毎の方向依存性が相殺される。それ故、本形態の電気光学装置100では、反射モードで画像を表示する際、光反射膜8aで散乱反射した光強度に方向依存性がないため、品位の高い画像を表示することができる。

【0047】[TFTの製造方法]このような構成のTFTアレイ基板10を製造する方法を、図7ないし図11、および図12を参照して説明する。図7ないし図11はいずれも、本形態のTFTアレイ基板11の製造方法を示す工程断面図であり、いずれの図においても、TFT形成領域、および光反射膜形成領域(反射領域)の断面を示してある。図12は、本形態のTFTアレイ基板10の製造方法において、フォトリソグラフィ技術を用いて感光性樹脂から凹凸形成層13bを形成するのに用いた露光マスクのマスクパターンを示す説明図である。

【0048】まず、図7(A)に示すように、超音波洗浄等により清浄化したガラス製の基板10'を準備した後、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、シリコン酸化膜からなる下地保護膜11をプラズマCVD法により300nm～500nmの厚さに形成する。このときの原料ガスとしては、たとえばモノシランと笑気ガスとの混合ガスやTEOSと酸素、あるいはジシランとアンモニアを用いることができる。

【0049】次に、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、非晶質シリコン膜からなる半導体膜1をプラズマCVD法により50nm～100nmの厚さに形成する。このときの原料ガスとしては、たとえばジシランやモノシランを用いることができる。次に、半導体膜1に対してレーザ光を照射してレ

(7)

11

ーザアニールを施す。その結果、アモルファスの半導体膜 1 は、一度溶融し、冷却固化過程を経て結晶化する。この際には、各領域へのレーザー光の照射時間が非常に短時間であり、かつ、照射領域も基板全体に対して局所的であるため、基板全体が同時に高温に熱せられることがない。それ故、基板 10' としてガラス基板などを用いても熱による変形や割れ等が生じない。

【0050】次に、半導体膜 1 の表面にフォトリソグラフィ技術を用いてレジストマスク 551 を形成し、このレジストマスク 551 を介して半導体膜 1 をエッチングすることにより、図 7 (B) に示すように、島状の半導体膜 1 a (能動層)、および遮光膜 1 g を形成するための半導体膜を各々分離した状態に形成する。

【0051】次に、350℃以下の温度条件下で、基板 10' の全面に、CVD 法などにより半導体膜 1 a の表面に、シリコン酸化膜などからなるゲート絶縁膜 2 を 50 nm ~ 150 nm の厚さに形成する。このときの原料ガスは、たとえば TEOS と酸素ガスとの混合ガスを用いることができる。ここで形成するゲート絶縁膜 2 は、シリコン酸化膜に代えてシリコン窒化膜であってもよい。

【0052】次に、図示を省略するが、所定のレジストマスクを介して半導体膜 1 a の延設部分 1 f に不純物イオンを打ち込んで、容量線 3 b との間に蓄積容量 60 を構成するための下電極を形成する。

【0053】次に、図 7 (C) に示すように、スパッタ法などにより、基板 10' の全面に、走査線 3 a などを形成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜 3 を 300 nm ~ 800 nm の厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク 552 を形成する。

【0054】次に、レジストマスク 552 を介して導電膜 3 をドライエッチングし、図 7 (D) に示すように、走査線 3 a (ゲート電極)、容量線 3 b などを形成する。

【0055】次に、画素 TFT 部および駆動回路の N チャネル TFT 部 (図示せず) の側には、走査線 3 a やゲート電極をマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2$ ~ 約 $10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度の不純物イオン (リンイオン) を打ち込んで、走査線 3 a に対して自己整合的に低濃度ソース領域 1 b および低濃度ドレイン領域 1 c を形成する。ここで、走査線 3 a の真下に位置しているため、不純物イオンが導入されなかった部分は半導体膜 1 a のままのチャネル領域 1 a' となる。

【0056】次に、図 8 (A) に示すように、画素 TFT 部では、走査線 3 a (ゲート電極) より幅の広いレジストマスク 553 を形成して高濃度の不純物イオン (リンイオン) を約 $0.1 \times 10^{15} / \text{cm}^2$ ~ 約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量で打ち込み、高濃度ソース領域 1

12

b およびドレイン領域 1 d を形成する。

【0057】これらの不純物導入工程に代えて、低濃度の不純物の打ち込みを行わずにゲート電極より幅の広いレジストマスクを形成した状態で高濃度の不純物 (リンイオン) を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。また、走査線 3 a をマスクにして高濃度の不純物を打ち込んで、セルフアライン構造のソース領域およびドレイン領域を形成してもよいことは勿論である。

【0058】なお、図示を省略するが、このような工程によって、周辺駆動回路部の N チャネル TFT 部を形成するが、この際には、P チャネル TFT 部をマスクで覆っておく。また、周辺駆動回路の P チャネル TFT 部を形成する際には、画素部および N チャネル TFT 部をレジストで被覆保護して、ゲート電極をマスクとして、約 $0.1 \times 10^{15} / \text{cm}^2$ ~ 約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量でボロンイオンを打ち込むことにより、自己整合的に P チャネルのソース・ドレイン領域を形成する。この際、N チャネル TFT 部の形成時と同様、ゲート電極をマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2$ ~ 約 $10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度の不純物 (ボロンイオン) を導入して、ポリシリコン膜に低濃度領域を形成した後、ゲート電極より幅の広いマスクを形成して高濃度の不純物 (ボロンイオン) を約 $0.1 \times 10^{15} / \text{cm}^2$ ~ 約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量で打ち込んで、LDD 構造 (ライトリー・ドーフト・ドレイン構造) のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極より幅の広いマスクを形成した状態で高濃度の不純物 (リンイオン) を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。これらのイオン打ち込み工程によって、CMOS 化が可能になり、周辺駆動回路の同一基板内への内蔵が可能となる。

【0059】次に、図 8 (B) に示すように、走査線 3 a の表面側に CVD 法などにより、シリコン酸化膜などからなる第 1 層間絶縁膜 4 を 300 nm ~ 800 nm の厚さに形成する。このときの原料ガスは、たとえば TEOS と酸素ガスとの混合ガスを用いることができる。

【0060】次に、フォトリソグラフィ技術を用いてレジストマスク 554 を形成する。

【0061】次に、レジストマスク 554 を介して第 1 層間絶縁膜 4 にドライエッチングを行い、図 8 (C) に示すように、第 1 層間絶縁膜 4 においてソース領域およびドレイン領域に対応する部分などにコンタクトホールをそれぞれ形成する。

【0062】次に、図 8 (D) に示すように、第 1 層間絶縁膜 4 の表面側に、データ線 6 a (ソース電極) などを構成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜 6 をスパッタ法などで 300 nm

(8)

13

～800 nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク555を形成する。

【0063】次に、レジストマスク555を介して導電膜6にドライエッチングを行い、図9(A)に示すように、データ線6a、およびドレイン電極6bを形成する。

【0064】次に、図9(B)に示すように、データ線6a、およびドレイン電極6bの表面側にCVD法などにより、シリコン窒化膜あるいは有機系樹脂などからなる第2層間絶縁膜5を100 nm～300 nmの膜厚に形成した後、フォトリソグラフィ技術を用いて、第2層間絶縁膜5にコンタクトホールなどを形成するためのレジストマスク556を形成する。

【0065】次に、レジストマスク556を介して第2層間絶縁膜5にドライエッチングを行い、図9(C)に示すように、第2層間絶縁膜5のうち、ドレイン電極14に対応する部分にコンタクトホールを形成する。

【0066】次に、図10(A)に示すように、第2層間絶縁膜5の表面に、有機系の感光性樹脂13を厚めに塗布した後、感光性樹脂13をフォトリソグラフィ技術を用いてパターンニングすることによって、図10(B)に示すように、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域に、図6(A)、(B)を参照して説明した多数の孔13bを備えた凹凸形成層13aを形成する。

【0067】このようなフォトリソグラフィ技術を利用して凹凸形成層13aを形成する際、感光性樹脂13としてはネガタイプおよびポジタイプのいずれを用いてもよいが、図10(A)には、感光性樹脂13としてポジタイプの場合を例示しており、感光性樹脂13を除去したい部分に対して、図12を参照して後述する露光マスク510の透光部分511を介して紫外線が照射される。

【0068】次に、図10(C)に示すように、第2層間絶縁膜5および凹凸形成層13aの表面側に、ペルヒドロポリシラザンまたはこれを含む組成物を塗布した後、焼成して、あるいは有機系樹脂からなる流動性材料7を塗布した後、硬化させ、次に、図10(D)に示すように、フォトリソグラフィ技術を利用して、コンタクトホールを備えた中間膜7aを形成する。

【0069】なお、ペルヒドロポリシラザンとは無機ポリシラザンの一種であり、大気中で焼成することによってシリコン酸化膜に転化する塗布型コーティング材料である。たとえば、東燃(株)製のポリシラザンは、 $-(SiH_2NH)-$ を単位とする無機ポリマーであり、キシレンなどの有機溶剤に可溶である。従って、この無機ポリマーの有機溶媒溶液(たとえば、20%キシレン溶液)を塗布液としてスピコート法(たとえば、2000 rpm、20秒間)で塗布した後、450℃の温度で大気中で焼成すると、水分や酸素と反応し、CVD法

14

で成膜したシリコン酸化膜と同等以上の緻密な非晶質のシリコン酸化膜を得ることができる。

【0070】ここで、中間膜7aは、流動性を有する材料を塗布したものから形成されるため、中間膜7aの表面には、凹凸形成層13aの凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターン8gが形成される。

【0071】なお、中間膜7aを形成せずに、なだらかな形状の凹凸パターン8gを形成する場合には、図10(B)に示す状態でベーク工程を行って、凹凸形成層13aの孔13bの縁を滑らかな形状にすればよい。

【0072】次に、図11(A)に示すように、スパッタ法などによって、中間膜7aの表面にアルミニウム膜などといった反射性を備えた金属膜8を形成した後、フォトリソグラフィ技術を用いてレジストマスク557を形成する。

【0073】次に、レジストマスク557を介して金属膜8にエッチングを行い、図11(B)に示すように、所定領域に光反射膜8aを残す。このようにして形成した光反射膜8aの表面には、凹凸形成層13aの孔13bからなる凹凸によって500 nm以上、さらには800 nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、中間膜7aによって、エッジのない、なだらかな形状になっている。

【0074】次に、図11(C)に示すように、光反射膜8aの表面側に、厚さが40 nm～200 nmのITO膜9をスパッタ法などで形成した後、フォトリソグラフィ技術を用いてレジストマスク558を形成する。

【0075】次に、レジストマスク558を介してITO膜9にエッチングを行って、図11(D)に示すように、ドレイン電極6bに電氣的に接続する画素電極9aを形成する。

【0076】しかる後には、図5に示すように、画素電極9aの表面側にポリイミド膜(配向膜12)を形成する。それには、ブチルセロソルブやn-メチルピロリドンなどの溶媒に5～10重量%のポリイミドやポリアミド酸を溶解させたポリイミド・ワニスをフレキソ印刷した後、加熱・硬化(焼成)する。そして、ポリイミド膜を形成した基板をレーヨン系繊維からなるパフ布で一定方向に擦り、ポリイミド分子を表面近傍で一定方向に配列させる。その結果、後で充填した液晶分子とポリイミド分子との相互作用により液晶分子が一定方向に配列する。

【0077】その結果、TFTアレイ基板10が完成する。

【0078】(露光マスク510の構成)これらの製造工程のうち、図10(A)を参照して説明した露光工程では、図12に示す露光マスク510を用いて感光性樹脂13を露光する。この露光マスク510には、図6(A)、(B)を参照して説明した孔13bに対応する

(9)

15

領域に、略正八角形などといった略多角形の透光部分511が複数、形成され、これらの透光部分511は、各辺511'をランダムな方向に向けている。すなわち、露光マスク510において、透光部分511は各々、同一の平面形状を備えているが、同一形状の多角形を辺511'の向きがずれるように回転させた形状を有している。

【0079】このため、露光マスク510を作成する際、透光部分511が多角形であるため、角のない円形状あるいは楕円形状と違って、膨大なマスクデータを必要としない。また、露光マスク510において、透光部分511は各々、同一の平面形状を備えているため、一つの透光部分511をそのまま複写するだけで多数の透光部分511を備えた露光マスク510を容易に形成できる。しかも、透光部分511は各々、同一形状の多角形を辺511'の向きがずれるように回転させた形状を有しているため、透光部分511をそのまま角度をずらしながら複写するだけで透光部分511の辺511'がランダムな方向に向いた露光マスク510を製造することができる。

【0080】また、本形態では、凹凸形成層13aを感光性樹脂層から構成しているため、レジストマスクで他の層をパターンニングして凹凸形成層を形成する場合と違って、感光性樹脂13を直接、フォトリソグラフィ工程で露光、現像するだけで、凹凸形成層13aを形成できるという利点がある。

【0081】【その他の実施の形態】上記形態では、平面形状が八角形の孔13bからなる凹凸を備えた凹凸形成層13aを例に説明したが、孔13bの平面形状については、八角形に限らず、その他の多角形でもよい。但し、マスクデータおよび散乱特性を考慮すると、平面形状は正六角形ないし正八角形が好ましい。

【0082】また、図12には、ポジタイプの感光性樹脂から孔13b（凹凸）を備えた凹凸形成層13aを形成するための露光マスク510を示したが、ネガタイプの感光性樹脂から孔13b（凹凸）を備えた凹凸形成層13aを形成する場合には、図13に示す露光マスク510'を用いればよい。この露光マスク510'には、図6（A）、（B）を参照して説明した孔13bに対応する領域に、略正八角形などといった略多角形の遮光部分512が複数、形成され、この遮光部分512は、各辺512'をランダムな方向に向けている。

【0083】さらに、上記実施の形態では、孔13bからなる凹凸が形成された凹凸形成層13aを用いたが、図14（A）、（B）に示すように、感光性樹脂にフォトリソグラフィ技術を用いて露光、現像を行って、突起13cからなる凹凸を構成する凹凸形成層13aを形成してもよい。この場合も、凹凸形成層13aの突起13cはいずれも、略正八角形などといった略多角形の平面形状を有しているが、この平面形状において、突起13

16

cは各々、辺13c'をランダムな方向に向けている構成とする。

【0084】さらにまた、上記のいずれの形態も、画素スイッチング素子としてTFEを用いたアクティブマトリクス型の液晶装置を例に説明したが、画素スイッチング素子としてTFDを用いたアクティブマトリクス型の液晶装置、あるいはパッシブマトリクス型の液晶装置、さらには液晶以外の電気光学物質を用いた電気光学装置に本発明を適用してもよい。

【0085】【電気光学装置の電子機器への適用】このように構成した反射型、あるいは半透過・半反射型の電気光学装置100は、各種の電子機器の表示部として用いることができるが、その一例を、図15、図16、および図17を参照して説明する。

【0086】15は、本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【0087】図15において、電子機器は、表示情報出力源70、表示情報処理回路71、電源回路72、タイミングジェネレータ73、そして液晶装置74を有する。また、液晶装置74は、液晶表示パネル75および駆動回路76を有する。液晶装置74としては、前述した電気光学装置100を用いることができる。

【0088】表示情報出力源70は、ROM（Read Only Memory）、RAM（Random Access Memory）等といったメモリ、各種ディスク等といったストレージユニット、デジタル画像信号を同調出力する同調回路等を備え、タイミングジェネレータ73によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号等といった表示情報を表示情報処理回路71に供給する。

【0089】表示情報処理回路71は、シリアル・パラレル変換回路や、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等といった周知の各種回路を備え、入力した表示情報の処理を実行して、その画像信号をクロック信号CLKと共に駆動回路76へ供給する。電源回路72は、各構成要素に所定の電圧を供給する。

【0090】図16は、本発明に係る電子機器の一実施形態であるモバイル型のパーソナルコンピュータを示している。ここに示すパーソナルコンピュータ80は、キーボード81を備えた本体部82と、液晶表示ユニット83とを有する。液晶表示ユニット83は、前述した電気光学装置100を含んで構成される。

【0091】図17は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機90は、複数の操作ボタン91と、前述した電気光学装置100からなる表示部とを有している。

【0092】

【発明の効果】以上のとおり、本発明では、フォトリソ

(10)

17

グラフィ技術によって平面が多角形の突起あるいは孔からなる複数の凹凸を備えた凹凸形成層を形成し、この凹凸形成層によって光反射膜の表面に光散乱用の凹凸パターンを形成するが、凹凸形成層の凹凸は各々、多角形を構成する辺をランダムな方向に向けた平面形状を有している。このため、凹凸形成層の凹凸を異なる2方向で切断したときの光反射膜の断面において、側面の傾斜に差があって凹凸の1つ1つでは光散乱特性に方向依存性があるとしても、凹凸パターン全体からみると、各凹凸毎の方向依存性が相殺される。それ故、本発明を適用した電気光学装置では、散乱特性に方向依存性がないため、品位の高い表示を行うことができる。

【図面の簡単な説明】

【図1】電気光学装置を対向基板の側からみたときの平面図である。

【図2】図1のH-H'線における断面図である。

【図3】電気光学装置において、マトリクス状に配置された複数の画素に形成された各種素子、配線などの等価回路図である。

【図4】本発明を適用した電気光学装置において、TFTアレイ基板に形成された各画素の構成を示す平面図である。

【図5】図4のA-A'線に相当する位置で切断したときの画素の断面図である。

【図6】(A)、(B)は、本発明を適用した電気光学装置に用いたTFTアレイ基板に形成した凹凸形成層の表面を模式的に示す斜視図、およびその平面図である。

【図7】(A)～(D)は、本発明を適用した電気光学装置のTFTアレイ基板の製造方法を示す工程断面図である。

【図8】(A)～(D)は、本発明を適用した電気光学装置のTFTアレイ基板の製造方法において、図7に示す工程に続いて行う各工程の工程断面図である。

【図9】(A)～(C)は、本発明を適用した電気光学装置のTFTアレイ基板の製造方法において、図8に示す工程に続いて行う各工程の工程断面図である。

【図10】(A)～(D)は、本発明を適用した電気光学装置のTFTアレイ基板の製造方法において、図9に示す工程に続いて行う各工程の工程断面図である。

【図11】(A)～(D)は、本発明を適用した電気光学装置のTFTアレイ基板の製造方法において、図10に示す工程に続いて行う各工程の工程断面図である。

【図12】図6(A)、(B)に示す凹凸形成層を形成するのに用いた露光マスクの説明図である。

【図13】図6(A)、(B)に示す凹凸形成層を形成するのに使用可能な別の露光マスクの説明図である。

【図14】(A)、(B)は、本発明を適用した電気光学装置に用いたTFTアレイ基板に形成した別の凹凸形成層の表面を模式的に示す斜視図、およびその平面図で

18

ある。

【図15】本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【図16】本発明に係る電気光学装置を用いた電子機器の一実施形態としてのモバイル型のパーソナルコンピュータを示す説明図である。

【図17】本発明に係る電気光学装置を用いた電子機器の一実施形態としての携帯電話機の説明図である。

【図18】従来の電気光学装置の画素の一部の断面図である。

【図19】(A)、(B)は、従来の電気光学装置に用いたTFTアレイ基板に形成した凹凸形成層の表面を模式的に示す斜視図、およびその平面図である。

【図20】(A)、(B)は、平面形状が多角形の凹凸を形成する凹凸形成層を用いたときに発生する散乱特性の方向依存性を説明するための説明図である。

【符号の説明】

1 a 半導体膜

1 a' チャンネル形成用領域

2 ゲート絶縁膜

3 a 走査線

3 b 容量線

4 第1層間絶縁膜

5 第2層間絶縁膜

6 a データ線

6 b ドレイン電極

7 a 中間膜

8 a 光反射膜

9 a 画素電極

10 10 TFTアレイ基板

11 下地保護膜

13 凹凸形成層を形成するための感光性樹脂

13 a 凹凸形成層

13 b 凹凸形成層の孔(凹凸)

13 b' 凹凸形成層の孔(凹凸)の辺

13 c 凹凸形成層の突起(凹凸)

13 c' 凹凸形成層の突起(凹凸)の辺

20 対向基板

21 対向電極

30 画素スイッチング用のTFT

50 液晶

60 蓄積容量

100 電気光学装置

100 a 画素

510 露光マスク

511 露光マスクの透光部分

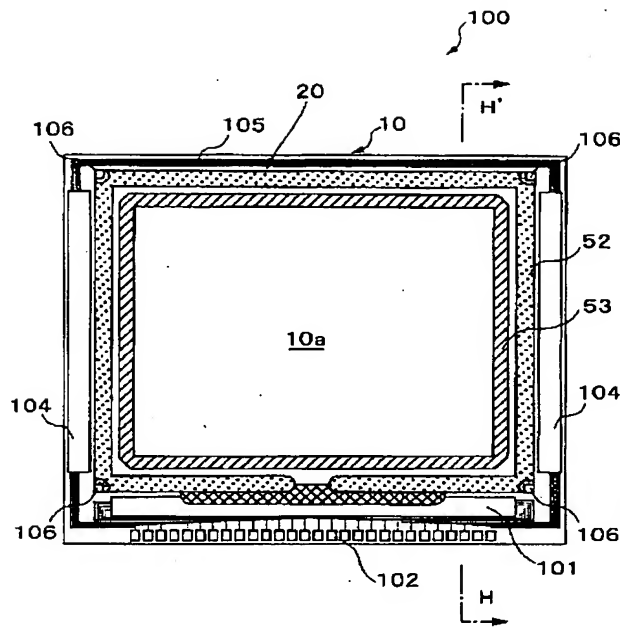
511' 露光マスクの透光部分の辺

512 露光マスクの遮光部分

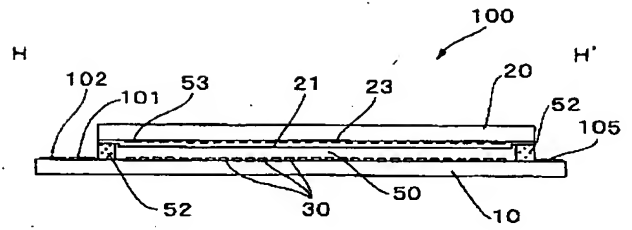
512' 露光マスクの遮光部分の辺

(11)

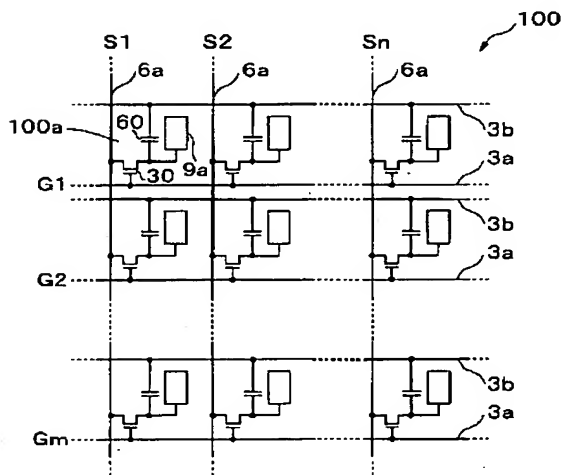
【図1】



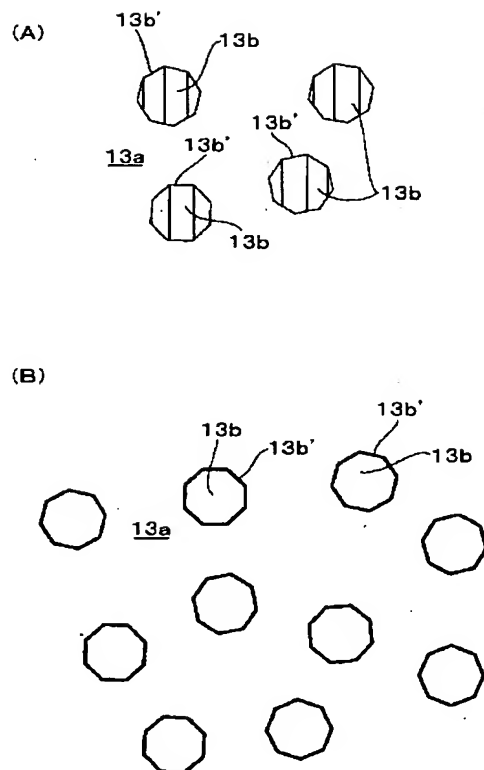
【図2】



【図3】

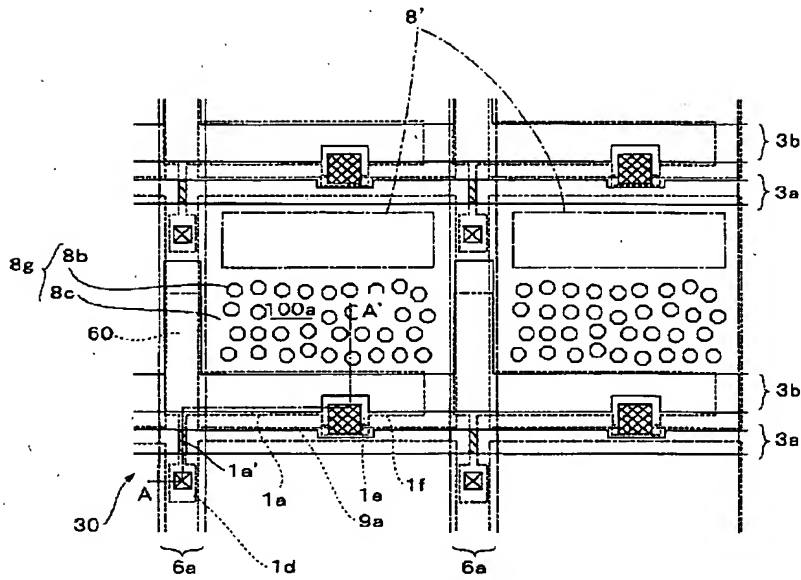


【図6】

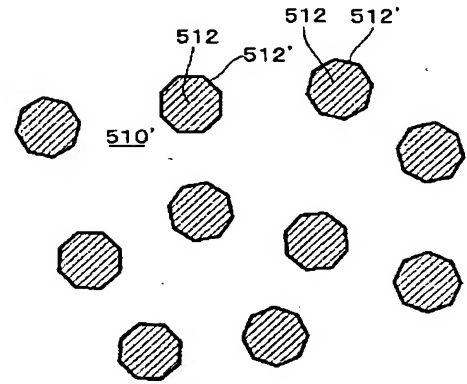


(12)

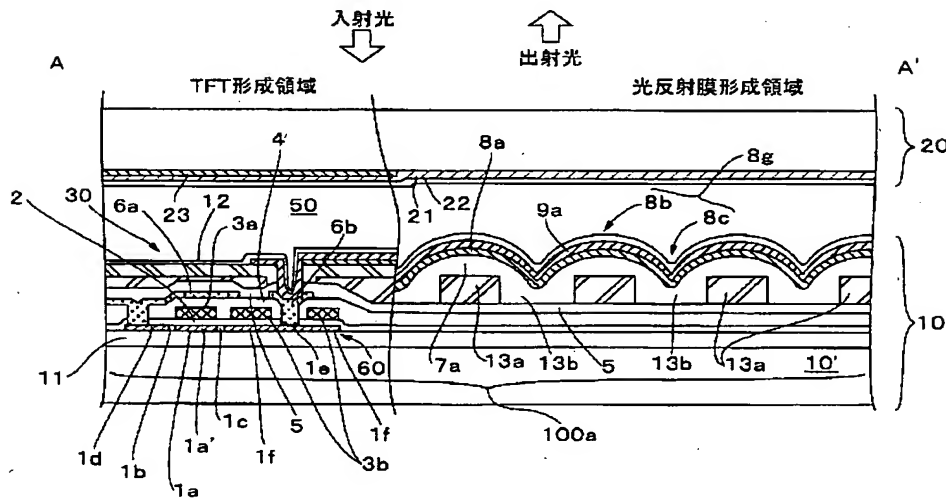
【図4】



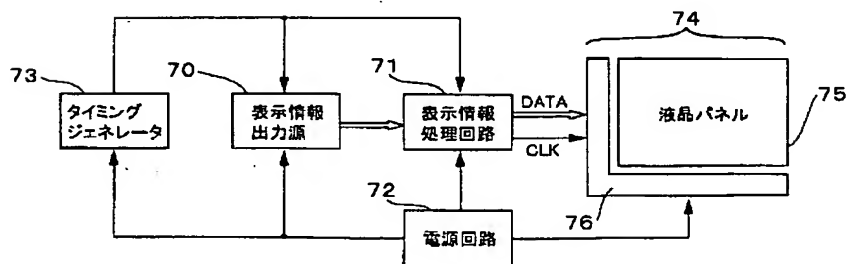
【図13】



【図5】

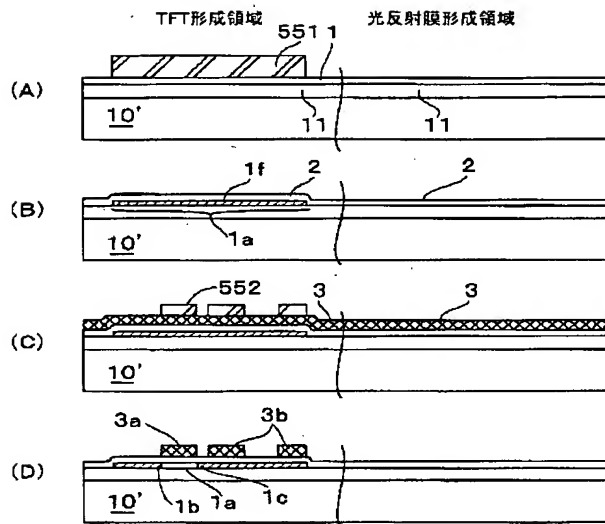


【図15】

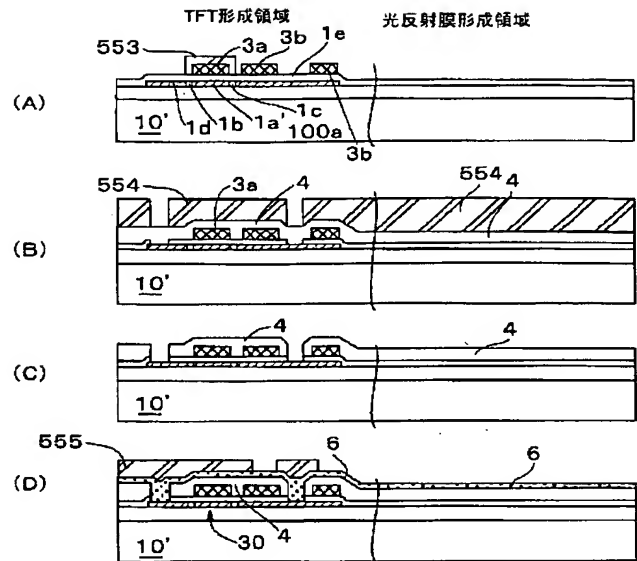


(13)

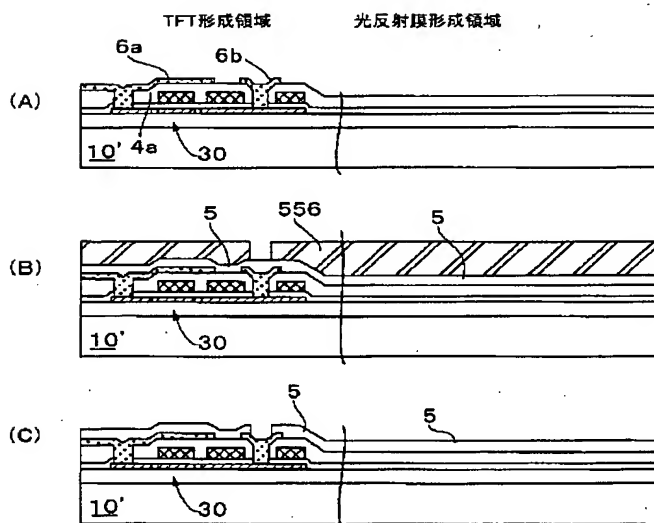
【図 7】



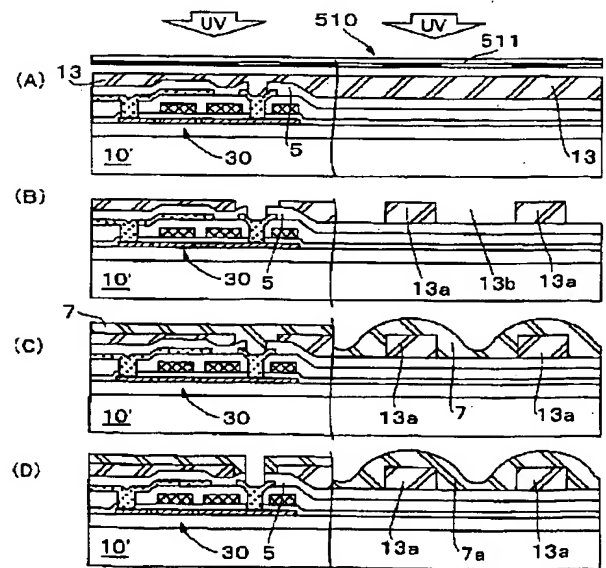
【図 8】



【図 9】

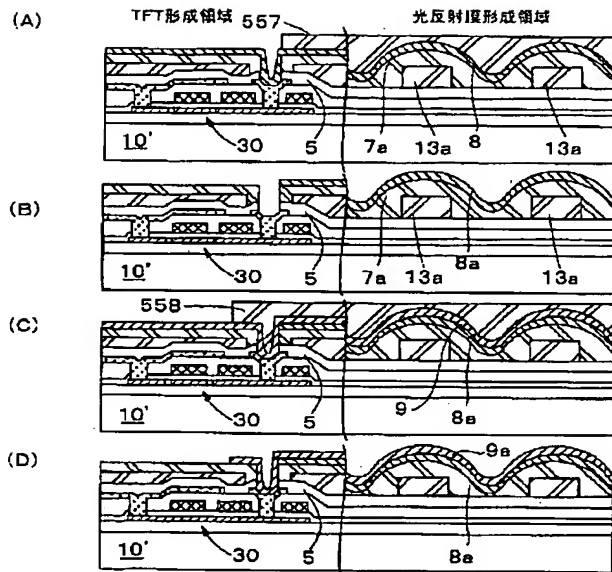


【図 10】

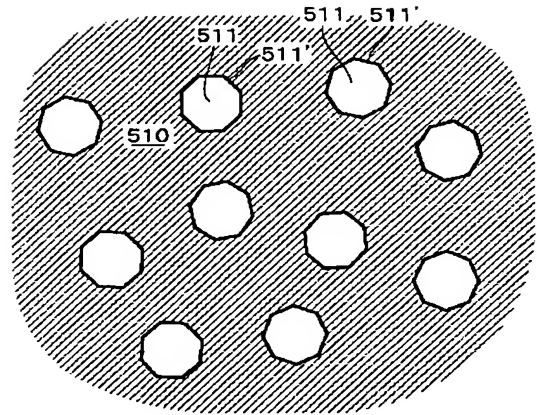


(14)

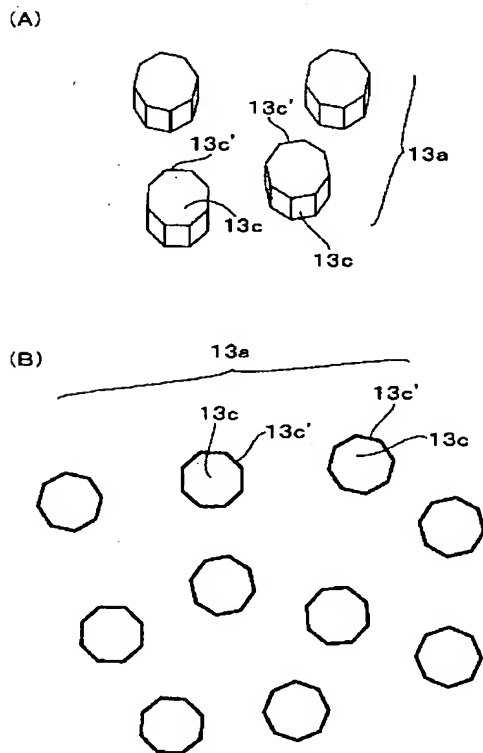
【図11】



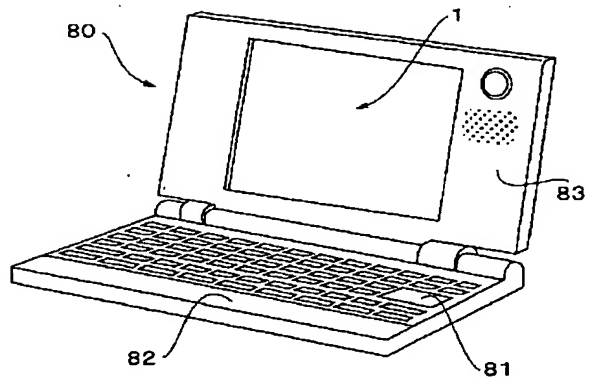
【図12】



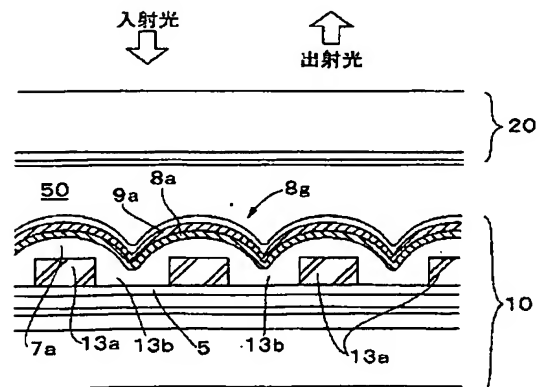
【図14】



【図16】

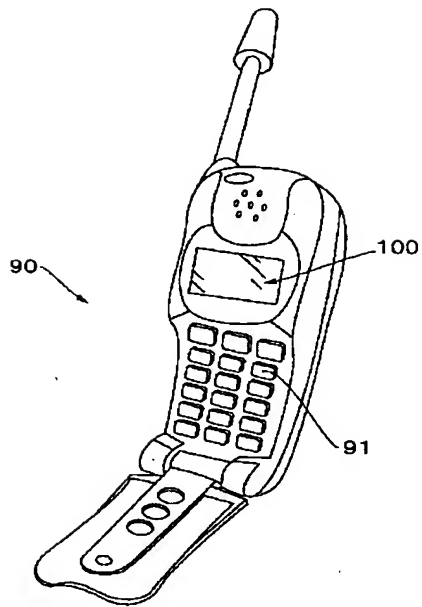


【図18】

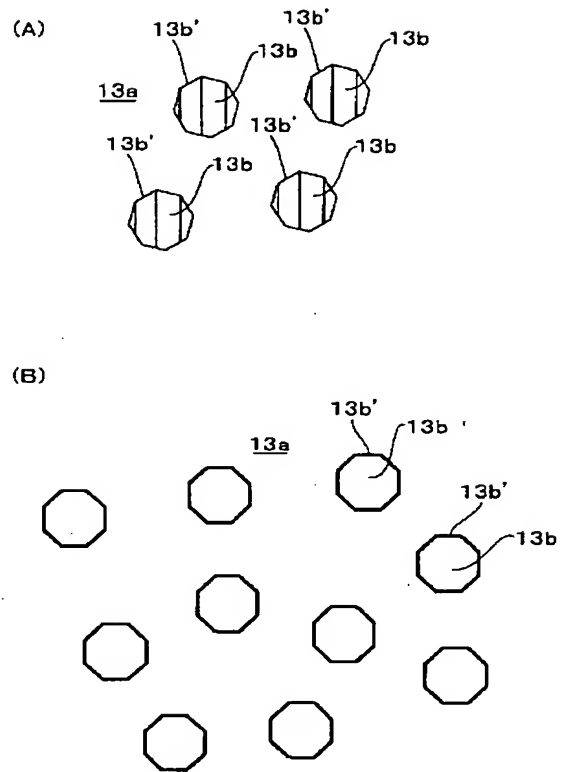


(15)

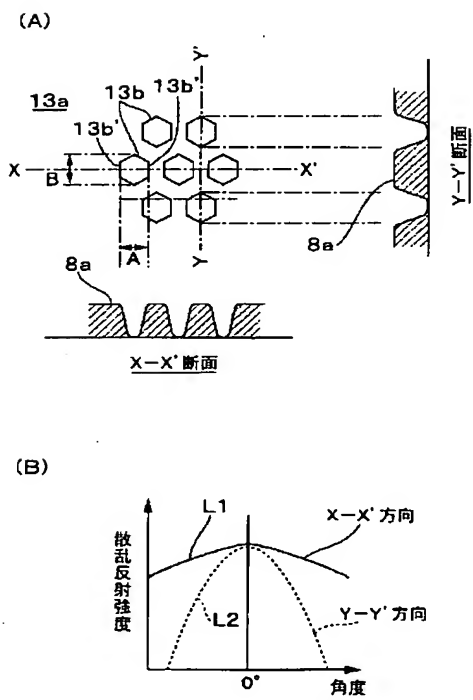
【図17】



【図19】



【図20】



(16)

フロントページの続き

Fターム(参考) 2H091 FA02Y FA16Y FA31Y FB04
FC10 FC23 GA02 GA03 GA13
HA07 HA10 LA15 LA19 LA30
5C094 AA12 AA43 AA48 BA03 BA43
CA19 CA25 DA09 DA13 DB01
DB04 EA04 EA06 ED13 FA01
FA04 FB01 FB12 FB15 GB10